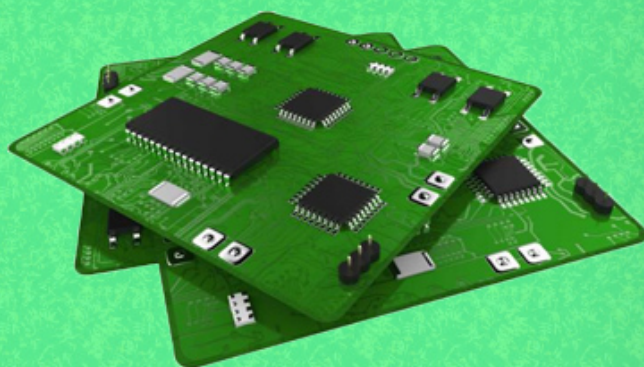




## آیا می‌توان سیگنال‌های دیجیتال سرعت بالا را در PCB دو لایه استفاده کرد؟

آیا می‌توان سیگنال‌های دیجیتال سرعت بالا را در PCB دو لایه استفاده کرد؟



<https://blog.microele.com>

تاریخ انتشار ۲۶ اردیبهشت، ۱۴۰۱ توسط سید حسین سلطانی

سلام خدمت همه شما مایکروالکامی‌ها. در مطلب قبلی از نکات طراحی PCB در آلتیوم دیزاینر (Altium Designer) به **نکات مهم و کاربردی طراحی برد PCB با آنتن‌ها و ماژول‌های GPS** پرداخته شد. در این مطلب به نکات و نحوه استفاده از سیگنال‌های دیجیتال پر سرعت (High Speed) در PCB های 2 لایه (2Layer) پرداخته خواهد شد. پس با من تا انتهای مطلب همراه باشید. همچنین شما میتونید سایر مطالب من رو از **این لینک** مطالعه و بررسی کنید.



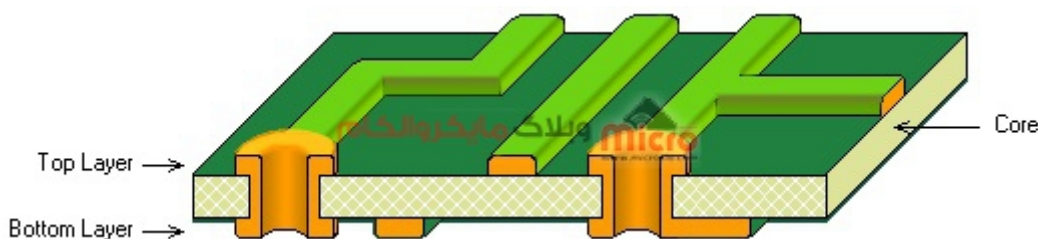
## مقدمه ای بر استفاده از PCB دو لایه (2Layer PCB)

برد های PCB دو لایه (2Layer PCB) یکی از راحت ترین روش های طراحی برد PCB می باشد. دلیل آن نیز کاملا واضح است. بدلیل طراحی آسان و در صورتیکه تعداد Net های مورد استفاده زیاد نباشد براحتی می توان مسیر سیم کشی روی آن را دنبال کرد. اما به همینجا ختم نمی شود. باید یک طراح اصول طراحی و نکات طراحی فیبر مدار چاپی PCB را حتی بصورت تک لایه بلد باشد. اگر این نکات را به درستی استفاده کنیم براحتی می توان از یک برد دو لایه برای استفاده از ارتباط های دیجیتال پر سرعت (High Speed) بهره برد. در این مطلب به نکات مهم برای طراحی یک برد 2 لایه (2Layer) با رابط های سریال سرعت بالا اشاره خواهد شد.

## طراحی برد (2) PCB لایه و نکات آن

تا زمانیکه برخی نکات اولیه طراحی رعایت شود ارتباط هایی مانند USB و SPI براحتی می تواند بر روی برد های 2 لایه پیاده سازی شود. آنچه که در ادامه به آن اشاره می شود از جمله قوانین و نکاتی است که باید رعایت گردد.

**نکته مهم:** شما نباید با انتظار پشت سر گذاشتن شرایط و استانداردهای EMC وارد یک برد 2 لایه ای شبیه این شوید. رعایت نکات و پاس کردن شرایط EMC به عوامل متعددی مانند توان/قدرت، شیلد بندی و محفظه، قطعات و مدار های روی برد و ... بستگی دارد. امیدوارم که این توضیح مقدمه ای باشد برای اینکه این نکات را به دقت در نظر گرفته و همواره یک PCB اصولی و صحیح طراحی نماییم.



PCB با 2 لایه

اکثر طراحی ها و برد هایی که شامل یک میکروکنترلر با سرعت متوسط (حدوداً زمان  $T_r$  یا Rise Time بین 5 تا 10 نانو ثانیه) یا یک درگاه SPI یا رابط های دیجیتال پر سرعت و ساده می باشند، براحتی می توان تا زمانیکه برد خیلی متراکم و



فشرده نباشد بر روی یک PCB و برد 2 لایه پیاده سازی کرد. شایان ذکر است این شرط منوط بر این است که برد اولاً خیلی پیچیده و متراکم نبوده و ثانياً برخی از قوانین روتینگ را زیر پا نگذاریم. با این وجود، این طراحی ها اغلب بسیاری از قوانین و اصول سیگنال را نقص کرده و زیر پا می گذارند. نتیجه این امر تأثیر EMI بر برد خواهد بود. در نتیجه مدار از نظر فنی عملکرد مد نظر ما را دارد اما امکان اینکه هرگز تست های EMC را پشت سر نگذارد وجود دارد.

## نکات مهم در طراحی PCB های 2 لایه با سیگنال دیجیتال

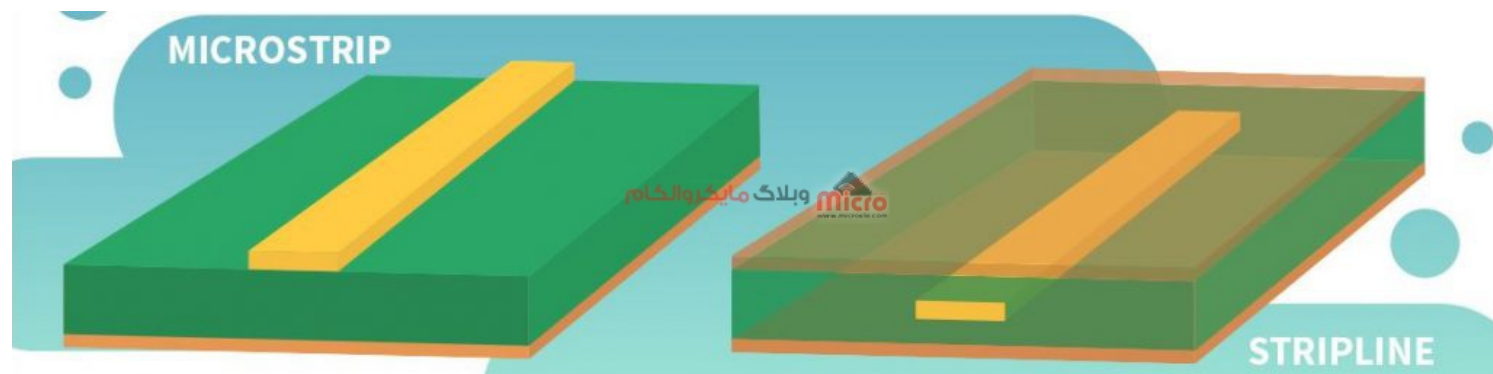
- **کنترل امپدانس (تطبیق امپدانس):** به یاد داشته باشید الزامات پیاده سازی تطبیق امپدانس در برد های با ضخامت استاندارد و یکسره سیگنال کمی دشوار است.
- **طول مسیر:** از آنجایی که فراهم کردن الزامات و شرایط کنترل امپدانس در یک برد 2 لایه دشوار است، باید طول مسیر انتقال را کمتر از حد بحرانی آن در نظر بگیریم. برخی از اینترفیس ها مشکلی با تطبیق امپدانس ندارند، اما همواره باید یک محدودیت طول برای آن در نظر گرفت.
- **اتصال به زمین:** برای اطمینان از تداخل و تأثیر پذیری (Crosstalk) و همچنین EMI کمتر در مسیر های دیجیتال، باید دسترسی به زمین را با یک مسیر مشخص فراهم نماییم.
- **تعداد قطعات/Net ها:** در PCB های 2 لایه فضای کمتر یا محدود تری برای سیم کشی داریم. از همین جهت نمی توان تعداد زیادی قطعه در یک فضای محدود و کوچک داشته باشیم. به محض اینکه بخواهیم قطعات را بیشتر کنیم و در این فضای محدود آنها را چینش کنیم، با پدیده Crossover مواجه شده و مستلزم افزایش تعداد لایه ها مثلاً 4 لایه می باشد. البته می توان بجای اینکار، فضای PCB را افزایش داد و با همان 2 لایه کار خود را پیش ببریم.

## سیگنال های دیجیتال و امپدانس

در استفاده از از گیت های منطقی علی الخصوص در برد های 2 لایه، این مهم را باید در نظر گرفت که هر سیگنال دیجیتال مستلزم در نظر گرفتن الزامات امپدانسی نمی باشد. در پاره ای از مواقع، می توان آن را در نظر نگرفت و اینترفیس ما کار خود را انجام خواهد داد. مثلاً در PCB های 2 لایه بدلیل اینکه اگر بخواهیم مسیر کشی میکرواستریپ را انجام دهیم، پهنا عرض ترک ها باید دارای اندازه صحیح و مشخص باشد تا تطبیق امپدانس به عمل آید.



بیشتر بدانید: روتینگ ها بصورت Microstrip یا Stripline است که توضیحات و بحث گسترده مربوط به خود را دارد. سعی می‌کنم در مطالب بعدی به آن بپردازم.



PCB های مایکرواستریپ و استریپ لاین

## هدف کنترل امپدانس

بطور معمول، هدف کنترل امپدانس برای سیگنال های دیجیتال مثلا برای مسیر های زوج دیفرانسیلی یا مسیری که دارای ایزولاسیون است می‌باشد. به عنوان مثال، یک برد 2 لایه با ضخامت 62mil (1.5748mm) را در نظر بگیرید. اگر بخواهیم امپدانس 50 اهم را در آن رعایت نماییم، پهنای ترک حدودا باید 110mils (2.794mm) باشد.

همانطو که مشخص است این پهنای بسیار زیاد و حتی از پهنای پد های قطعات دیجیتال مورد استفاده روی برد هم بزرگتر است. برای مشخص کردن این موضوع، از یک محاسبه گر امپدانس مایکرواستریپ بر اساس فرمول IPC 2141 آنلاین مشابه تصویر زیر استفاده شده است.



Width (w)	<input type="text" value="109"/>	mils
Trace Thickness (t)	<input type="text" value="1.4"/>	mils
Dielectric Thickness (h)	<input type="text" value="62"/>	mils
Relative dielectric constant ( $\epsilon_r$ )	<input type="text" value="4.8"/>	

[Click here to view image](#)

**Calculate** **Reset**

**Result**

Single Ended Impedance	<input type="text" value="49.98270109"/>	$\Omega$
Propagation Delay	<input type="text" value="145.40523354"/>	ps/inch

محاسبه امپدانس

ماشین حساب های آنلاین نتیجه را با دقت زیاد ارائه نمی دهند. اما نتیجه محاسبه بالا این نکته را نشان می دهد که نمی توان کنترل امپدانس را در برد های 2 لایه انجام داد و انتظار داشت همه چیز را بر روی برد قرار دهیم. این نتیجه نشان می دهد نمی توان از **حافظه های DDR** که شامل سیگنال تک مسیر و سیگنال های پر سرعت و طول الکتریکی کوچک است روی این برد ها استفاده کرد. اینجا است که اگر بخواهیم امپدانس را کنترل نماییم نیاز هست که محدودیت طول بر روی ترک ها اعمال نماییم.

زمانیکه مسافت طی شده سیگنال در مدت زمان Rise Time خیلی بیشتر از طول ترک باشد، امپدانس مسیر اهمیتی پیدا نمی کند. در این مورد، سیگنال فقط امپدانس بار را می بیند. اعمال دقیق محدودیت طول به عوامل متعددی بستگی دارد. اما این قانون وجود دارد که، محدودیت طول ترک را  $1/10$  (یک دهم) مسافت طی شده توسط سیگنال در نظر می گیرند.

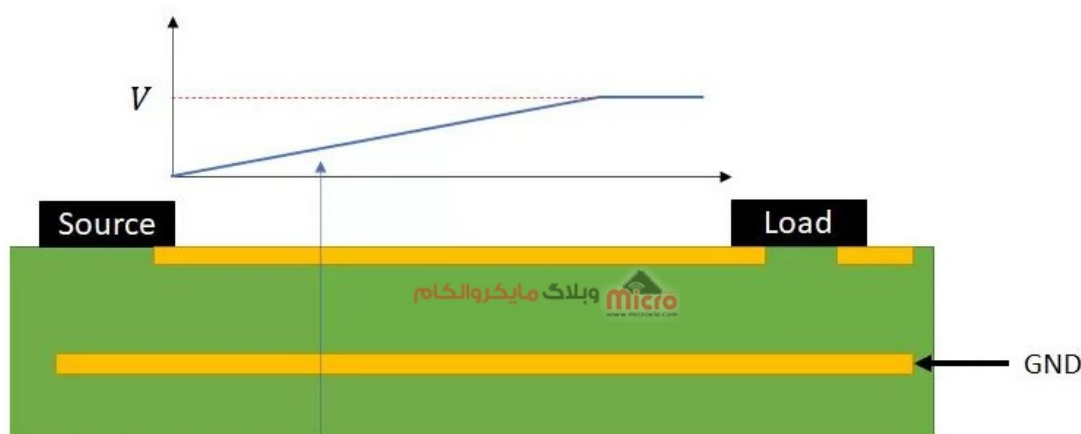




## مثال

به عنوان مثال، تاخیر در انتشار تصویر بالا را با  $5\text{ns}$  در زمان صعود (Rise Time) در نظر بگیرید. در حالت عادی سرعت انتشار حدود  $6.8$  نانو ثانیه بر اینچ می‌باشد. اگر زمان  $\text{Tr}$  را  $5\text{ns}$  در نظر بگیریم، سیگنال  $34\text{inches}$  ( $8.2\text{cm}$ ) را در این مدت زمان  $\text{Tr}$  طی خواهد کرد.

بنابر بر تعریف، حداکثر طول ترک ما  $1/10$  یا  $3.4\text{inches}$  خواهد بود. در واقع کمی می‌توان محافظه‌کار تر عمل کرد و حداکثر طول ترک را  $1/4$  در نظر بگیریم. در این حالت قبل از اینکه نگران امپدانس ترک باشیم، حداکثر طول ترک برابر  $8.5\text{inches}$  خواهیم داشت.



داشتن زمان  $\text{Tr}$  کمتر بیانگر تغییر سیگنال در طول ترک است

بررسی زمان صعود  $\text{Tr}$  و عملکرد آن در PCB

• نکته: برای این است که بدانیم یک طرح به تطبیق امپدانس نزدیک روی برد 2 لایه نیاز دارد یا خیر از مقایسه  $\text{Tr}$  کم در مقابل طول ترک، استفاده می‌شود.

متناسب با اینکه چه میزان درصد خطا و نقض امپدانس را می‌توان در انتهای کانل گیرنده تحمل کرد، قطعا تا زمانیکه طول آن کم باشد، برای پیاده سازی یک PCB دو لایه (2Layer PCB) با یک پروتکل دیجیتال آزادی عمل خواهیم داشت.



## امپدانس خطوط دیفرانسیلی در PCB

اکثر رابط های پر سرعت به امپدانس دیفرانسیلی حساس بوده و نیاز به رعایت آن دارند. همانطور که پیش تر بررسی شد، دیدیم که برای رسیدن به امپدانس 50 اهم در یک مسیر، به طول زیاد ترک نیاز بود. اما چگونه می توان در یک PCB یا برد 2 لایه به این مهم با طولی که نیاز دارد دست یافت؟

### راه حل

در این مورد باید از یک ماشین حساب برای محاسبه و بدست آوردن امپدانس دیفرانسیلی استفاده کرده و از آن مقدار پهنا ترک و فاصله بین آن را بدست آوریم. در یک PCB دو لایه، نمی توان پهنای ترک ای را که بیشتر محاسبه شد استفاده کرد. اگر این کار را انجام دهیم، متوجه خواهیم شد که فاصله بین ترک حدود 10inches نیاز است! طبیعتاً این کار عملی نخواهد بود.

در واقع، اگر پهنای ترک و فاصله را هدف خود قرار دهیم، چیزی نزدیک 10mil یا 0.254mm برای عرض ترک و فاصله 6mil یا 0.1524mm نیاز است که خیلی معقولانه تر خواهد بود. به بیانی دیگر، عرض ترک در روتینگ دیفرانسیلی نباید برابر با عرض ترک در حالت تکی جهت رسیدن به امپدانس مورد نظر باشد. موردی که بیان شد یک تمایز و تفاوت مهم است. به این معنی که برای یک رابط دیفرانسیلی، نباید فقط پهنای ترک را در نظر گرفته و فاصله بین ترک ها را بدست آورد. هنگامی که مسیر های دیفرانسیلی در مجاورت یکدیگر قرار گیرند، کوپلینگ بین آنها امپدانس سیگنال یک طرفه را کاهش داده و باعث می شود پهنای ترک مورد انتظار حتی در یک PCB دو لایه کوچکتر شود.

## برخی از نکات در طراحی PCB و برد های 2 لایه

هدف نکات ذکر شده این است که PCB ما تا حد امکان نویز پذیری کمتری داشته باشد. اما با توجه به ساختار برد های 2 لایه این کار سخت تر خواهد بود.

1. زمین را در لایه زیرین (Bottom) و قطعات دیجیتال و ترک های آن را در لایه Top قرار دهید. این کار در هنگام روتینگ به کنترل امپدانس کمکی نمی کند اما برای کنترل نویز و دسترسی راحت تر به زمین بوسیله Via آن را انجام می دهیم.

2. از یک پهنای ثابت برای روتینگ ترک های تغذیه و سیگنال استفاده نمایید. ترک ها با پهنای 8-10mil برای ترک های دیجیتال مناسب اند. همچنین Via های 12-14mil برای اتصال سیگنال به زمین گزینه مناسبی خواهد بود. اگر



با جریان زیاد مواجه ایم ترک تغذیه نیز می‌تواند با پلیگان نیز رسم شود.  
3. برای اطمینان از ثابت بودن تغذیه و بانس کم در GND (حلقه برگشتی) از خازن های دیکوپلینگ/بای پاس استفاده کنید. PCB و برد های 2 لایه می‌توانند مقداری نویز در خط تغذیه را از خود نشان دهند. لذا به همین منظور از **خازن های دیکوپل و بای پاس** برای کاهش نویز بهره خواهیم گرفت.

## نتیجه گیری

در این مطلب نکات مهم و اساسی در طراحی برد های 2 لایه و همچنین فرایند کنترل امپدانس اشاره شد. همچنین آموختیم که برای داشتن یک PCB بصورت 2 لایه برای استفاده از ارتباط های سرعت بالا نمی‌توان بدون در نظر گرفتن نکات مربوطه از آن استفاده کرد.

امیدوارم از این مطلب کمال بهره را برده باشید. در صورت داشتن هرگونه نظر یا سوال درباره این مطلب یا تجربه مشابه اون رو در انتهای همین صفحه در قسمت دیدگاه ها قرار بدید. در کوتاه ترین زمان ممکن به اون ها پاسخ خواهم داد. اگر این مطلب براتون مفید بود، اون رو به اشتراک بگذارید تا سایر دوستان هم بتوانند استفاده کنند. همینطور میتونید این مطلب را توی اینستاگرام با هشتگ #microelecom به اشتراک بگذارید و **پیج مایکروالکام** (@microelecom) رو هم منشن کنید.